



①9 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

⑫ Übersetzung der
europäischen Patentschrift

⑥7 EP 0 553 090 B1

⑩ DE 691 22 404 T 2

⑤1 Int. Cl.⁶:
H 03 M 1/00

②1 Deutsches Aktenzeichen:	691 22 404.8
⑥6 PCT-Aktenzeichen:	PCT/FI91/00209
⑥6 Europäisches Aktenzeichen:	91 912 609.4
⑥7 PCT-Veröffentlichungs-Nr.:	WO 92/00630
⑥6 PCT-Anmeldetag:	2. 7. 91
⑥7 Veröffentlichungstag der PCT-Anmeldung:	9. 1. 92
⑥7 Erstveröffentlichung durch das EPA:	4. 8. 93
⑥7 Veröffentlichungstag der Patenterteilung beim EPA:	25. 9. 96
④7 Veröffentlichungstag im Patentblatt:	20. 2. 97

DE 691 22 404 T 2

③0 Unionspriorität: ③2 ③3 ③1

02.07.90 FI 903334

⑦3 Patentinhaber:

Nokia Mobile Phones Ltd., Salo, FI

⑦4 Vertreter:

TER MEER-MÜLLER-STEINMEISTER & Partner,
Patentanwälte, 81679 München

⑧4 Benannte Vertragsstaaten:

DE, FR, GB, NL

⑦2 Erfinder:

MÄNNÖNEN, Pentti, SF-01740 Vantaa, FI

⑤4 A/D ODER D/A WANDLER, A/D UND D/A WANDLERSYSTEM UND VERFAHREN ZUR EICHUNG DIESES
SYSTEMS

Anmerkung: Innerhalb von neun Monaten nach der Bekanntmachung des Hinweises auf die Erteilung des europäischen Patents kann jedermann beim Europäischen Patentamt gegen das erteilte europäische Patent Einspruch einlegen. Der Einspruch ist schriftlich einzureichen und zu begründen. Er gilt erst als eingelegt, wenn die Einspruchsgebühr entrichtet worden ist (Art. 99 (1) Europäisches Patentübereinkommen).

Die Übersetzung ist gemäß Artikel II § 3 Abs. 1 IntPatÜG 1991 vom Patentinhaber eingereicht worden. Sie wurde vom Deutschen Patentamt inhaltlich nicht geprüft.

DE 691 22 404 T 2

A/D oder D/A Wandler, A/D und D/A Wandlersystem und Verfahren zur Eichung dieses Systems

Die Erfindung betrifft Umsetzungssysteme mit A/D- und/oder D/A-Umsetzern sowie Kalibrierverfahren derselben.

Digital-Analog(D/A)- und Analog-Digital(A/D)-Umsetzer werden
5 allgemein in der Elektronik, insbesondere bei Computerschnittstellen verwendet, um ein analoges Signal in digitale Form und umgekehrt umzusetzen. Bei schnellen und genauen Umsetzern ist es üblich, ein binäres Gewichtungssystem zu verwenden, bei dem die Basiszahl zwei ist:

10

$$(1) \quad U = (C + B_1 2^{-1} + B_2 2^{-2} + \dots + B_n 2^{-n}) E,$$

wobei U der Wert eines analogen Signals ist, E eine im Umsetzer verwendete Bezugsspannung ist und B_1, \dots, B_n binäre
15 Werte (0, 1) sind, C eine Konstante ist und n die Anzahl der Bits/Gewichtungswerte des Umsetzers ist.

Die binären Gewichtungswerte 2^{-k} der Umsetzer werden im allgemeinen durch Gewichtungs- oder Bezugselemente realisiert,
20 die ein sogenanntes Gewichtungsnetzwerk bilden. In der Praxis sind das Gewichtungsnetzwerk und die Gewichtungselemente im allgemeinen durch Widerstände, Kondensatoren und Transistoren realisiert. Die Genauigkeit des Umsetzers hängt damit davon ab, inwieweit die Beziehung zwischen den Werten der
25 Gewichtungselemente die richtige ist. Dies beinhaltet sehr hohe Forderungen an die Herstelltechnik für die Umsetzer, und in vielen Fällen müssen Umsetzer nach der Herstellung abgestimmt werden. Ferner beträgt die Genauigkeitsgrenze von Umsetzern im allgemeinen ungefähr 12 Bits, da sich die Werte
30 der Gewichtungselemente zeitlich ändern (driften). Umsetzer mit einer größeren Genauigkeit als einer solchen müssen wäh-

rend des Gebrauchs von Zeit zu Zeit kalibriert oder abgestimmt werden.

Umsetzer müssen im allgemeinen dadurch kalibriert werden,
5 daß die Werte der Gewichtungselemente und die Bezugsspannungen eingestellt werden.

Außerdem führt, wenn große Geschwindigkeit und Genauigkeit zu erzielen sind, die Zeit, die der Umsetzer zum Einschwingen auf die erforderliche Genauigkeit benötigt, zu Problemen.
10 Aus diesem Grund sind die meisten genauen herkömmlichen Umsetzer im allgemeinen auch langsam.

Der Erfindung liegt die Aufgabe zugrunde, einen neuartigen
15 A/D- oder D/A-Umsetzer zu schaffen, der genauer ist, einfacher zu kalibrieren ist und im Hinblick auf die Herstelltechnik weniger anspruchsvoll ist als bisher.

Dies wird durch die Systeme und Verfahren erzielt, wie sie
20 in den beigefügten Ansprüchen definiert sind.

Die Erfindung beruht auf der Entdeckung der Anmelderin, daß dann, wenn im Umsetzer ein Zahlensystem mit einer Basiszahl kleiner als zwei anstelle des binären Systems verwendet
25 wird, der erhaltene Umsetzer einen Zahlenbereich umfaßt, bei dem dieselbe Zahl durch andere Bitkombinationen erzeugt wird. Demgemäß kann für die Gewichtungen eine Abweichung zugelassen werden, ohne daß die Gefahr von Zwischenräumen besteht, die im Zahlenbereich des Umsetzers verbleiben. Der
30 tatsächliche, genaue Wert der Gewichtung kann durch Berechnung oder programmäßig mit einem bestimmten Selbstkalibrierungsablauf bestimmt werden, und jedes Umsetzungsergebnis kann auf Grundlage dieser aktuellen Gewichtungen korrigiert werden. Zum Beispiel bewirken der Versatz und Störsignale
35 der Komparatoren eines gewichtenden A/D-Umsetzers keinen

Fehler bei der Umsetzung, da derselbe Spannungswert an den Schwellenwertpunkten der Komparatoren gemäß der Erfindung durch zwei verschiedene Bitfolgen im Zahlensystem repräsentiert werden kann. Bei einem normalen binären System ruft
5 eine Ungenauigkeit der Gewichtungen eine Lücke im Zahlenbereich des Umsetzers hervor und der durch die Lücke hervorgerufene Fehler kann unmöglich korrigiert werden.

Mittels der Erfindung können die Gewichtungswerte und andere
10 Parameter des Umsetzers, wie die Werte von Widerständen und Kondensatoren, der Komparatorversatz, die Verstärkung, die Anstiegszeit usw. relativ stark innerhalb bestimmter Grenzen abweichen. Der Aufbau des Umsetzers ist einfach, er erfordert von der Herstelltechnik keine größere Genauigkeit, was
15 seinerseits die Kosten verringert.

Die Geschwindigkeit des A/D-Umsetzers kann erhöht werden, da die Abtastfrequenz konstant ist und demgemäß der Verstärker vor der Umsetzung nicht seinen Endzustand erreichen muß, da
20 Abklingzeitfehler durch Kalibrierung kompensiert werden.

Umsetzer können zu gewünschten Zeitpunkten durch Software kalibriert werden (die Gewichtungswerte können gemessen werden). Anschließende Fehler, wie sie bei Umsetzungsvorgängen
25 auftreten, werden nur durch Störsignale und Wechselwirkungen hervorgerufen. Die Bitanzahl des Umsetzers kann bis zur Störsignalgrenze erhöht werden. Unter Verwendung bestimmter Verfahren können bei der Kalibrierung Werte unter der Störsignalgrenze erhalten werden.

30

Die Erfindung wird nun unter Bezugnahme auf die beigefügte Figur detaillierter beschrieben, die ein Blockdiagramm eines A/D- und D/A-Umsetzersystems gemäß der Erfindung zeigt.

35 Bei erfindungsgemäßen Umsetzern erfüllt die Eingangsspannung

U des A/D-Umsetzers oder die Ausgangsspannung des D/A-Umsetzers die folgende Gleichung:

$$(2) \quad U = (B_1 x_1 - B_2 x_2 + \dots + B_n x_n + C) E,$$

5

wobei x_1, \dots, x_n die Gewichtungswerte der Umsetzer sind, B_1, \dots, B_n Bits mit dem Wert 0 oder 1 sind und C eine Konstante ist, die die Versatzwerte des Umsetzers enthält.

- 10 Damit der Zahlenbereich des Umsetzers durchgehend kontinuierlich ist, muß die folgende Bedingung für die Gewichtungswerte x_k des Umsetzers gelten:

$$15 \quad (3) \quad \sum_{p=k+1}^n x_p \geq x_k - x_n, \quad k = 0, \dots, n-1$$

Die Gleichung (4) erstellt die Bedingung, daß die Summe der Gewichtungswerte, die jedem Gewichtungswert vorangehen, größer als dieser spezielle Gewichtungswert sein muß:

$$(4) \quad x_p = [1 / (2 - \Delta_p)] x_{p-1}; \quad \Delta_p \geq 0$$

Gemäß der Erfindung wird diese Bedingung dadurch erfüllt, daß anstelle des binären Zahlensystems mit der Basiszahl zwei ein anderes Zahlensystem verwendet wird, bei dem die Basiszahl kleiner als zwei ist, wodurch für die Gleichung (2) das folgende gilt:

$$30 \quad (5) \quad U = [C + B_1(2 - \Delta)^{-1} + B_2(2 - \Delta)^{-2} \dots + B_n(2 - \Delta)^{-n}] E$$

wobei $(2 - \Delta)$ die Basiszahl des Zahlensystems ist, wobei Δ vorzugsweise im Bereich von 0,01 bis 0,1 liegt. Die Basiszahl des Zahlensystems liegt demgemäß im Bereich von 1,90 bis 1,99. Ab hier wird das Zahlensystem gemäß der Erfindung

35

als $(2 - \Delta)$ -System bezeichnet. Die Zahl Δ kann auch in ein und demselben Umsetzer von einem Gewichtungswert zum anderen leicht variieren.

- 5 Die Figur zeigt ein Blockdiagramm eines speziellen erfindungsgemäßen Umsetzersystems. Das System umfaßt einen Analog-Digital-Umsetzer 1 (ADC) unter Verwendung eines $(2 - \Delta_1)$ -Systems. Das System enthält ferner einen D/A-Umsetzer 2 (DAC) unter Verwendung eines $(2 - \Delta_2)$ -Systems. Die
10 Zahlen Δ_1 und Δ_2 sind voneinander verschieden, wodurch die Basiszahlen der Zahlensysteme der Umsetzer 1 und 2 voneinander verschieden sind, da eine Kalibrierung durch ein später beschriebenes Verfahren 3 nicht ausgeführt werden könnte, wenn die Basiszahlen gleich wären. Die Basiszahl $(2 - \Delta_1)$ des
15 Umsetzers 1 und die Basiszahl $(2 - \Delta_2)$ des Umsetzers 2 können sich innerhalb des jeweiligen Umsetzers von einem Gewichtungswert zu einem anderen innerhalb eines vorgegebenen Toleranzbereichs unterscheiden, jedoch müssen die Mittelwerte der Basiszahlen der zwei Umsetzer voneinander ver-
20 schieden sein.

Die Umsetzer 1 und 2 sind mit einer Steuereinheit 3, vorzugsweise einem Computer, verbunden, der sie über Datenbusse 5 und 6 und einen gemeinsamen Steuerbus 7 steuert. Beim be-
25 vorzugten Ausführungsbeispiel der Erfindung gehören über den Datenbus 5 zu übertragende Daten zum Zahlensystem $(2 - \Delta_1)$, und über den Datenbus 6 zu übertragende Daten gehören zum Zahlensystem $(2 - \Delta_2)$. Die Steuereinheit 3 ist auch über einen Steuerbus 9 und einen Binärdatenbus 8 mit externen Sy-
30 stemen verbunden.

Ein Analogeingang 12 des A/D-Umsetzers 1 ist über einen Umschalter S1 mit einer analogen Eingangsspannung U_{IN} , einer Bezugsspannung E, die dem größten Wert des Zahlenbereichs
35 des Umsetzers entspricht, einem anderen Bezugswert (z. B.

0 V), der dem Wert null des Zahlenbereichs des Umsetzers entspricht, dem Ausgang eines Spannungsgenerators 4 oder einem Analogausgang 13 des D/A-Umsetzers 2 verbindbar. Der Analogausgang 13 des D/A-Umsetzers 2 ist über einen Umschalter S2 mit einem Analogausgang U_{OUT} des Umsetzersystems oder dem Analogeingang 12 des A/D-Umsetzers 1 verbindbar. Die Steuereinheit 3 steuert den Betrieb der Umschalter S1 und S2 sowie des Spannungsgenerators 4, wie es durch gestrichelte Linien 10 und 11 veranschaulicht ist.

Das erfindungsgemäße Umsetzersystem kalibriert sich selbst mittels Software. Bei normalem Gebrauch ist der Analogeingang des A/D-Umsetzers 1 mit dem Analogeingang U_{IN} des Systems verbunden, und entsprechend ist der Analogausgang 13 des D/A-Umsetzers 2 mit dem Analogausgang U_{OUT} des Systems verbunden. Der A/D-Umsetzer 1 führt eine Analog-Digital-Umsetzung aus und gibt die digitalen Zahlen im $(2 - \Delta_1)$ -System über den Datenbus 5 an die Steuereinheit 3, die die Umsetzungsergebnisse mittels Kalibrierparametern korrigiert, die entsprechend einem vorgegebenen Kalibriervorgang berechnet wurden, und sie setzt die korrigierten Ergebnisse in das Binärsystem um. Entsprechend korrigiert die Steuereinheit 3 Steuerwörter an den D/A-Umsetzer 2 mittels Kalibrierparametern, die für diesen Umsetzer berechnet wurden, und sie liefert die Steuerwörter über den Datenbus 6 an den Umsetzer 2. Anders gesagt, werden durch die Erfindung ungenaue Gewichtungswerte der Umsetzer 1 und 2 genau erfahrbare, und jedes Umsetzungsergebnis vom A/D-Umsetzer 1 wird automatisch korrigiert und demgemäß wird jedes Steuerwort an den D/A-Umsetzer 2 auf solche Weise korrigiert, daß die als Ergebnis der Umsetzung erhaltene Analogspannung völlig korrekt ist.

Alternativ kann die Steuereinheit 3 einen Suchtabellenspeicher enthalten, in dem im Kalibrierstadium ein korrigierter Wert abgespeichert wurde, der dem vom A/D-Umsetzer 1 gelie-

ferten Bitmuster entspricht. Entsprechend kann die Steuereinheit 3 eine andere Suchtabelle enthalten, in der ein korrigiertes Steuerwort, wie es dem D/A-Umsetzer 2 zuzuführen ist, für jedes für den Umsetzer 2 vorgesehene Steuerwort
 5 eingespeichert ist. Diese Suchtabellen können auch Umsetzungen in das binäre System und umgekehrt ausführen. Die Funktionen der Steuereinheit 3 können auch teilweise oder ganz in die Umsetzer 1 und 2 integriert sein.

10 Im Folgenden wird die Kalibrierung des A/D-Umsetzers 1 beschrieben. Die Eingangsspannung U_{IN} des Umsetzers wird aus der folgenden Gleichung erhalten:

$$15 \quad (6) \quad U_{IN}/E = C_1 + \sum_{k=1}^{n1} B_k X_k$$

C_1 ist eine die Versatzspannungen des Umsetzers 1 enthaltende Konstante. Der A/D-Umsetzer 1 kann mittels der Bezugsspannungen E und 0 V sowie des Spannungsgenerators 4 und des
 20 D/A-Umsetzers 2 auf verschiedene Weisen kalibriert werden.

1. Kalibrierung durch die Bezugsspannungen 0 V und E

25 Wenn der A/D-Umsetzer 1 ein zyklischer 1-Bit-Umsetzer ist, kann er dadurch kalibriert werden, daß der Eingang 13 abwechselnd mit den Bezugsspannungen 0 V und E verbunden wird, und so kann die folgende Gleichungsgruppe aus der Gleichung (6) erhalten werden:

$$30 \quad (7) \quad 1 = C_1 + \sum_{k=1}^{n1} B_{1k} X_k$$

$$(8) \quad 0 = C1 + \sum_{k=1}^{n1} B_{0k} X_k,$$

5 mit $X_k = x^k$. Aus den Gleichungen (7) und (8) ergeben sich die als Kalibrierparameter verwendeten Werte $C1$ und X_k . Wenn die Gewichtungswerte x_k des Umsetzers 1 genau bekannt sind, kann die Eingangsspannung U_{IN} mittels der Gleichung (6) aus vom Umsetzers 1 gelieferten Bits berechnet werden.

10

2. Kalibrierung durch den Spannungsgenerator 4

Die Grundidee dieses Kalibrierverfahrens ist es, daß die Gewichtungswerte X_k des A/D-Umsetzers 1 unter Verwendung des
15 Kalibriergenerators 4 gemessen werden können, der eine Ausgangsspannung U_f aufweist, die sich zeitlich gemäß einer bekannten Funktion ändert, die ebenfalls gemessen werden kann. Allgemein ist die Funktion U_f die folgende:

$$20 \quad (9) \quad U_f = E_f(n, \alpha),$$

mit $n = 0, 1, 2, \dots, \max$; $\alpha =$ ein Parametervektor $= (\alpha_1, \alpha_2, \dots, \alpha_p)$. In der Praxis kann die Funktion U_f z. B. die folgende sein:

25

$$(10) \quad U_f = E (1 - \alpha_1 n + \alpha_2 n^2 + \alpha_3 n^3).$$

Durch Verbinden des Eingangs des Umsetzers 1 abwechselnd mit der Bezugsspannung 0 V und dem Kalibriergenerator 4 und
30 durch Einspeichern der Meßergebnisse wird die folgende Gleichungsgruppe erhalten:

$$(11) \quad f(n, \alpha) = \sum_{k=1}^{n1} B_{nk} X_k + C$$

35

$$(12) \quad 0 = \sum_{k=1}^{n1} D_k X_k,$$

5

mit $n = 0, 1, \dots, \max$; $D_k = \{0, 1\}$; $B_k = \{0, 1\}$.

Aus dieser Gleichungsgruppe kann eine Lösung für C , X und α erhalten werden. Die Anzahl (\max) der Eingangsspannungen muß größer als die Anzahl n_1 der Gewichtungswerte x_k sein. Kei-
 10 nes der Bits vom Ausgang des Umsetzers 1 soll während der Kalibrierung unverändert bleiben, was durch eine große Anzahl von Eingangsspannungen gewährleistet wird. Außerdem können Störsignale mittels einer großen Anzahl von Gleichun-
 15 gen teilweise kompensiert werden.

3. Kalibrierung durch den D/A-Umsetzer 2

Bei diesem Verfahren wird der D/A-Umsetzer 2 anstelle des
 20 Kalibriergenerators 4 verwendet. Die Ausgangsspannung U_{OUT} des D/A-Umsetzers 2 wird auf die folgende Weise erhalten:

$$(13) \quad U_{OUT}/E = \sum_{k=1}^{n2} D_{nk} Y_k + C_2,$$

25

mit D_k = Steuerbit des Umsetzers 2 = 1 oder 0; Y_k = Gewich-
 tungswert des Umsetzers 2 = $[1 / (2 - \Delta_k)] Y_{k-1}$; C_2 = kon-
 stant.

30

Der Eingang des A/D-Umsetzers 1 wird als erstes mit den Be-
 zugsspannungen E und 0 V und dann mit dem Ausgang 13 des
 D/A-Umsetzers 2 verbunden. Die Steuereinheit 3 liefert meh-
 rere Zahlen an den Umsetzer 2, die durch diesen einer D/A-
 35 Umsetzung unterzogen werden, und dann einer A/A-Umsetzung

durch den Umsetzer 1 unterzogen werden. Die erhaltenen Meß-
 ergebnisse werden abgespeichert. Die an den Umsetzer 2 zu
 gebenden Zahlen können vorbestimmt oder alternativ zufällig
 erzeugt werden. Durch Messung wird die folgende Gleichungs-
 5 gruppe erhalten:

$$(14) \quad 1 = C1 + \sum_{k=1}^{n1} B_{1k} X_k$$

$$(15) \quad 0 = C1 + \sum_{k=1}^{n1} B_{0k} X_k$$

$$(16) \quad C2 = C1 + \sum_{k=1}^{n1} B_{2k} X_k$$

$$(17) \quad C2 + \sum_{k=1}^{n2} D_{jk} Y_k = C1 + \sum_{k=1}^{n1} B_{jk} X_k$$

mit $J = 3, 4, 5, \dots, \text{max.}$ Aus der Gleichungsgruppe ergeben
 sich $C1, C2, Y_k$ und x_k mittels der Meßergebnisse als Lösung.
 Der D/A-Umsetzer 2 kann auch gesondert über den A/D-Umsetzer
 25 1 kalibriert werden, wenn der Umsetzer 1 zunächst durch das
 Verfahren 1 oder 2 kalibriert wurde. Wenn die Gewichtungswerte
 Y_k des D/A-Umsetzers 2 genau bekannt sind, können Steuerbits
 D_k vom Umsetzer 2, die einer vorbestimmten Ausgangsspannung
 U_{OUT} entsprechen, in der Steuereinheit 3 aus
 30 der Gleichung (13) berechnet werden.

Jede von den Umsetzern 1 und 2 auszuführende Umsetzung er-
 fordert es demgemäß, daß die Steuereinheit 3 eine Berechnung
 entsprechend der Gleichung (6) oder (13) ausführt. Die Be-
 35 lastung der Steuereinheit 3 (z. B. eines Computers) kann da-

durch verringert werden, daß die Umsetzer 1 und 2 mit einem Korrekturspeicher und einer Berechnungsschaltung versehen werden, die die fraglichen Gleichungen löst. Die Steuereinheit 3 führt dabei immernoch die Kalibrierung aus, jedoch speichert sie die berechneten Kalibrierparameter in die Korrekturspeicher der Umsetzer ein.

Alternativ können Differenzen zwischen den angenommenen und tatsächlichen Gewichtungswerten des Umsetzers durch Kalibrierung bestimmt werden, und diese Differenzen werden als Kalibrierparameter verwendet, wenn die Umsetzungsergebnisse korrigiert werden.

Da die Kalibrierverfahren 2 und 3 berechnungsmäßig sehr umfangreich sind, sind es grundsätzliche Kalibriervorgänge, die relativ selten ausgeführt werden. Da die Beziehungen zwischen den Komponentenwerten der Umsetzer sich zeitlich relativ langsam ändern, können schnellere Versätze, wie sie z. B. durch Driftvorgänge oder Temperaturänderung hervorgerufen werden und eine ähnliche Auswirkung auf alle Gewichtungswerte des Umsetzers haben, häufiger mit schnellen (ungefähr 1000 mal schneller) und berechnungsmäßig einfachen Zwischenkalibrierverfahren kalibriert werden.

Bei einem Zwischenkalibriersystem wird der Analogeingang 12 des A/D-Umsetzers 1 aufeinanderfolgend mit den oben angegebenen Bezugsspannungen E und 0 V verbunden. Wenn die für die Gewichtungswerte erforderliche Versatzkorrektur mit dem Kalibrierparameter Z bezeichnet wird, wird auf Grundlage der Messungen die folgende Gleichungsgruppe erhalten:

$$(18) \quad 1 = C1 = + Z \sum_{k=1}^{n1} B_{1k} X_k; \quad U_{IN} = E$$

n1.

$$(19) \quad 0 = C1 = + Z \sum_{k=1}^{n1} B_{0k} X_k; \quad U_{IN} = 0.$$

5 Hierbei sind die Werte X_k dieselben wie die zuvor kalibrierten Werte. Aus den Gleichungen werden Lösungen für $C1$ und Z erhalten. Danach werden die Werte X_k mit dem zusätzlichen Parameter Z korrigiert, nun auf die folgende Weise berechnet: $X_k = ZX_k$.

10

Danach kann der D/A-Umsetzer 2 einer entsprechend schnellen Kalibrierung dadurch unterzogen werden, daß er so angesteuert wird, daß er an seinem Ausgang 13 abwechselnd eine niedrige ($D_k = 0$) und eine hohe Spannung erzeugt, und die Span-

15 nungen durch den A/D-Umsetzer 1 gemessen werden.

Die obigen Gleichungen gelten für Fälle, in denen Nichtlinearitäten der Schaltungen vernachlässigt werden können. Wenn Nichtlinearitäten zu berücksichtigen sind, werden die Gleichungen und die Berechnung etwas komplizierter, ohne daß jedoch von der Grundidee der Erfindung abgewichen wird.

20

Die beigefügte Figur und die mit ihr in Beziehung stehende Beschreibung sollen nur zum Veranschaulichen der Erfindung dienen. Hinsichtlich ihrer Einzelheiten können der Umsetzer, das Umsetzersystem und die Kalibrierverfahren gemäß der Erfindung entsprechend den beigefügten Ansprüchen variieren.

25

30

35

Patentansprüche

5

1. Umsetzungssystem mit:

- einem Analog-Digital-Umsetzer (1) zum Erzeugen eines Umsetzerg Ergebnisses, bei dem die Basiszahl des im Umsetzer (1) verwendeten Zahlensystems kleiner als zwei ist; und

10

- einer Korrektur einrichtung (3) zum Korrigieren des Umsetzungsergebnisses mittels Kalibrierparametern, die gemäß einem vorbestimmten Selbstkalibrierungsablauf berechnet werden.

15

2. Umsetzungssystem nach Anspruch 1, bei dem die Korrektur einrichtung das Umsetzungsergebnis in das binäre System umsetzt.

3. Umsetzungssystem mit:

20

- einem Eingang zum Erhalten eines Steuerworts;

- einem Digital-Analog-Umsetzer (2), bei dem die Basiszahl des in ihm verwendeten Zahlensystems kleiner als zwei ist; und

25

- einer Korrektur einrichtung zum Korrigieren des Steuerworts mittels Kalibrierparametern, die abhängig von einem vorbestimmten Kalibrierablauf berechnet wurden, und zum Liefern des korrigierten Steuerworts an den Umsetzer (2) für den Umsetzvorgang.

30

4. Umsetzungssystem nach einem der vorstehenden Ansprüche, bei dem die Basiszahl $2 - \Delta$ ist, wobei Δ im Bereich von 0,01 bis 0,1 liegt.

5. Umsetzungssystem nach einem der vorstehenden Ansprüche, bei dem die Basiszahlen 2 - Δ der verschiedenen Gewichtungselemente des Umsetzers (1, 2) voneinander verschiedene Werte aufweisen.
- 5 6. Umsetzungssystem nach einem der vorstehenden Ansprüche, bei dem die Korrekturereinrichtung in einem Computer (3) enthalten ist, der mit der digitalen Seite des Umsetzers verbunden ist.
- 10 7. Umsetzungssystem nach einem der vorstehenden Ansprüche, bei dem der Umsetzer ein solcher vom Pipeline-Typ ist.
8. Umsetzungssystem mit einem Analog-Digital-Umsetzer (1) und einem Digital-Analog-Umsetzer (2), wobei eine erste Basiszahl eines im Analog-Digital-Umsetzer verwendeten Zahlensystems kleiner als zwei ist und eine zweite, im Digital-Analog-Umsetzer verwendete Basiszahl kleiner als zwei ist, und wobei die erste Basiszahl nicht mit der zweiten Basiszahl übereinstimmt.
- 15 20 9. Umsetzungssystem nach Anspruch 8, bei dem die erste Basiszahl innerhalb eines ersten Toleranzbereichs variieren kann und die zweite Basiszahl innerhalb eines zweiten Toleranzbereichs auf solche Weise variieren kann, daß die Mittelwerte der Basiszahlen der Umsetzer (1, 2) verschieden sind.
10. Verfahren zum Kalibrieren eines Analog-Digital-Umsetzers, bei dem die Basiszahl des in ihm verwendeten Zahlensystems kleiner als zwei ist, wobei das Verfahren folgendes umfaßt:
- 30 - Verbinden eines Analogeingangs (12) des Umsetzers (1) abwechselnd mit einer Bezugsspannung (0 V), die dem Wert null des Zahlenbereichs des Umsetzers entspricht und einer Be-
- 35

zugsspannung (E), die dem größten Wert des Zahlenbereichs entspricht;

- Abspeichern der erhaltenen Umsetzungsergebnisse und
- Berechnen der tatsächlichen Werte oder Kalibrierwerte der Gewichtungswerte des Umsetzers auf Grundlage der bekannten Bezugsspannungswerte und der ihnen entsprechenden abgespeicherten Umsetzungsergebnisse.

11. Verfahren zum Kalibrieren eines Analog-Digital-Umsetzers, bei dem die Basiszahl des in ihm verwendeten Zahlensystems kleiner als zwei ist, wobei das Verfahren folgendes umfaßt:

- Verbinden eines Analogeingangs des Umsetzers (1) mit einer Spannungsquelle (4), die eine Spannung liefert, die sich gemäß einer bekannten Funktion zeitlich ändert und die den Zahlenbereich des Umsetzers überdeckt, und mit einer Bezugsspannung (0 V), die dem Wert null des Zahlenbereichs des Umsetzers (1) entspricht;
- Abspeichern der erhaltenen Umsetzungsergebnisse und
- Berechnen der tatsächlichen Werte oder der Kalibrierwerte der Gewichtungswerte des Umsetzers auf Grundlage der bekannten Spannungsfunktion, der Bezugsspannung und der ihnen entsprechenden abgespeicherten Umsetzungsergebnisse.

12. Verfahren nach einem der Ansprüche 10 oder 11, das Unterschiede zwischen den angenommenen und tatsächlichen Werten der Gewichtungswerte des Umsetzers berechnet, wobei die Differenzen bei der Korrektur der Umsetzungsergebnisse als Kalibrierparameter verwendet werden.

30

13. Verfahren zum Kalibrieren eines Umsetzersystem mit einem A/D-Umsetzer (1) und einem D/A-Umsetzer (2) mit analogen Seiten (12, 13), die zur Kalibrierung zumindest des D/A-Umsetzers miteinander verbindbar sind, wobei die Basiszahlen der in den Umsetzern (1, 2) verwendeten Zahlensysteme von-

35

einander verschieden und kleiner als zwei sind, wobei das Verfahren folgendes umfaßt:

- Verbinden des Analogeingangs (12) des A/D-Umsetzers (1) abwechselnd mit einer Bezugsspannung (0 V), die dem Wert des Zahlenbereichs des Umsetzers entspricht, mit einer Bezugsspannung (E), die dem größten Wert des Zahlenbereichs entspricht, und dem Analogausgang (13) des D/A-Umsetzers (2);
 - Anlegen digitaler Steuerwerte an den D/A-Umsetzer, wenn dieser mit dem A/D-Umsetzer verbunden ist;
 - Abspeichern der erhaltenen Umsetzungsergebnisse und Berechnen der tatsächlichen Werte oder der Kalibrierwerte der Gewichtungswerte des A/D- und des D/A-Umsetzers, wenn beide Umsetzer nicht kalibriert sind, oder Berechnen der tatsächlichen Werte oder der Kalibrierwerte der Gewichtungswerte nur des D/A-Umsetzers, wenn der A/D-Umsetzer vorab kalibriert wurde, auf Grundlage der bekannten Bezugsspannungswerte, der abgespeicherten Umsetzungsergebnisse und der Steuerwerte des D/A-Umsetzers.
14. Verfahren nach Anspruch 13, bei dem die Steuerwerte des D/A-Umsetzers (2) vorbestimmte Steuerwerte sind, oder sie zufällig erzeugt werden.

